

本デザインレビューシートは、MB90340E シリーズでのシステム開発において、問題を未然に防ぐ事を目的として準備させていただいております。より潤滑にご利用いただく上で、最低限必要と思われるチェック項目をリストしたものです。是非、ご利用ください。また、チェック実績として、ご利用頂いた本書を大切に保管する事をお勧めいたします。

項目	チェック内容	チェック理由	チェック結果	備考	更新日
CAN関連	HP-FAQ 受信エラーによるバスオフの可能性がない事を知っていますか?	受信エラーによるバスオフが発生すると思っソフト開発されているケースがありますがその場合の処理は、無効となります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ CANデータ受信時の標準ID処理において対象ID以外はフィルタリング処理がされていますか?	対象でないID(拡張フォーマットと標準フォーマットの差異部)は、他のIDデータが入っている可能性があります。例:ある標準IDを処理する必要があるが、対象ID処理ルーチンでデータ受信されない場合があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ 受信処理ルーチンにおいて、対象メッセージバッファ無効(BVALR)を行うのではなく、受信オーバーランレジスタ(ROVRR)を使用してデータ処理を行っていますか?	Hit and Awayが発生する可能性があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ エラーカウンタのみでエラーステータスの判定を行っていますか?	エラー発生後にエラーカウンタが256を超える場合、エラーステータスとエラーカウンタ値が合わない場合があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ 受信エラーカウンタがREC>=128の状態において正常受信が行われると119<REC<=127に遷移する事を知っていますか?	受信エラーカウンタに依存したソフトがある場合に注意が必要です。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ CANのTX端子ヘブリッジが出力される可能性がある事を知っていますか?	システム的に悪影響を及ぼす事は、ありませんが、システム検証時の情報として知っておいて下さい。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HP-FAQ 高速CANデータ通信を行っている場合、精度の良い発振子を使用していますか?	許容できる発振子の誤差は、CANのボーレートに依存するため、発振子の誤差が大きいと通信が正常に行われない場合があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	Hit and Away メッセージ受信中及び、送信許可中に対象となるメッセージバッファの禁止処理(BVALR)の制御を行っていますか?	Hit and Away回避が発生する可能性があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	HALTビットクリアタイミング HALTビットをクリアする場合、HALTが1である事を確認して、クリアしているでしょうか?	HATL=0→1になるタイミングでHALTビットをクリアすると内部的な動作不一致が起こる可能性があります。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	CSRへのRMW命令実行 CSRへRMW命令を実行する事がマニュアルで制限されているのを知っておられますか?	CSRへのRMW命令実行については、RMW命令を実行する事を制限しております。RMW命令実行を避けてソフト開発される事を推奨致します。	Yes / No	詳細は、特定顧客向けWEBページのCANのFAQを参照して下さい。アカウントの取得方法については、担当営業へお問合せください。	2007/11/27
CAN関連	DLC=9以上の処理 データ受信時のDLC判定でDLCが9以上が来た時の事を考えたフェールセーフソフトになっていますか?	CANの規格ではDLCは8以下ですが、9以上の送信は規定されていません。そのため、9以上のDLCが来ても問題にならない様にフェールセーフを考慮したソフトの開発をお奨めします。	Yes / No		2007/11/27
CAN関連	IDR IDRIにIDをセットしないまま、メッセージバッファ(BVAL)をイネーブルにしないでしょか?	IDをセットするIDRIは、初期値不定です。そのため、値をセットしないままに対象メッセージバッファをイネーブルにすると、不定のIDのデータを受信する可能性があります。	Yes / No		2007/11/27
CAN関連	CANボーレート CANボーレートを決定するための各セグメントの条件を考慮した設定にしていますか?	CAN送受信が正常にされない可能性があります。	Yes / No	マニュアルのTSEG1≥2TQ,TSEG1≥RSJW,TSEG2≥2TQ,TSEG2≥RSJWの条件を満たしているかの確認をお願いします。	2007/11/27
CAN関連	アクセプタンスマスクレジスタの切り替え HALT=0の間にアクセプタンスマスクレジスタの変更をしていますか?	HALT=1にしてメッセージバッファの無効処理を行ってからアクセプタンスマスクレジスタの変更しないとHit and Awayが発生する可能性があります。	Yes / No		2007/11/27
CAN関連	受信割り込み処理 CANの受信割り込みルーチンにおいて、全てのメッセージバッファでRCが必ずクリアされているか確認下さい。	CANの受信割り込みルーチンで本来受信しないと表しているメッセージバッファの割り込みフラグ(RC)もクリアする様なフェールセーフを意識したソフト開発を推奨致します。	Yes / No		2007/11/27

本デザインレビューシートは、MB90340E シリーズでのシステム開発において、問題を未然に防ぐ事を目的として準備させていただいております。より潤滑にご利用いただく上で、最低限必要と思われるチェック項目をリストしたものです。是非、ご活用ください。また、チェック実績として、ご利用頂いた本書を大切に保管する事をお勧めいたします。

項目	チェック内容	チェック理由	チェック結果	備考	更新日
CPU	ウォッチドック	ウォッチドックリセット間隔が十分に考慮されていないと、プログラムが正常な手順で進んでいるかどうかの検出が出来ません。	Yes / No		2007/11/27
CPU	ウォッチドックタイマ	サブ動作時に内蔵ウォッチドックタイマを使用される場合、ウォッチドッククロックソースを時計タイマを使用する様に設定(WDCS=0)していますか？	Yes / No		2007/11/27
CPU	外部リセットIC	動作保証値内でリセットが入力されない誤動作の恐れがあります。	Yes / No	データシート内の動作保証範囲を確認願います。	2007/11/27
CPU	外部リセット	リセット入力幅が規格を満足しないと、復帰できなくなる恐れがあります。	Yes / No		2007/11/27
CPU	パワーオンリセット	電氣的特性のパワーオンリセットの規格を満足していますか？	Yes / No	電源投入時のリセットを期待するシステムの場合に対象(電源監視ICを使用して二次的なリセット入力が期待できる場合は、対象外)	2007/11/27
CPU	リセット要因ビット	ウォッチドックタイマ制御レジスタ(WDTC)のリセット要因ビットを使用する場合、プログラム初期設定でWDTCレジスタを1度リードし、リセット要因ビットをクリアしていますか？	Yes / No	リセット要因ビットを使用する場合のみ対象	2007/11/27
CPU	Main(PLL)→Sub→Main(PLL)*	SCSの0書き込み(Sub)から1書き込み(Main)するまで、1サブクロックサイクル(SCDSに依存)内は、1書き込みが無視される可能性があります。SCSを切り替える場合は、必ずSCMIにて期待する状態に遷移しているかどうかを確認してからSCSの変更をして下さい。	Yes / No	マニュアルのSCMビットの説明を参照願います。	2007/11/27
CPU	PLL→Sub(Stop)→PLL	PLLモードがサブRUN(or STOP)状態に遷移し、再度PLLモードに遷移する場合、必ずPLLのロック時間以上のメインクロックの発振安定待ち時間を設定する必要があります。	Yes / No		2007/11/27
CPU	内部クロック動作モードの切り替え	内部クロック動作モードの切り替え(PLL,メイン,サブ)において、切り替え中に他のモードへ切り替えを行っていませんか？	Yes / No	マニュアルのMCS,SCMビットの説明を参照願います。	2007/11/27
CPU	サブクロック発振安定待ち	サブクロックは、メインクロックより発振安定時間が長いため、サブクロックモードに遷移する場合は、サブクロックが発振安定してから状態遷移する必要があります。	Yes / No	サブクロックを使用する場合のみ対象	2007/11/27
CPU	PLL→Main	MCSの1書き込み(Main)から0書き込み(PLL)まで8サイクル内は、0書き込みが無視される可能性があります。	Yes / No	マニュアルのMCSビットの説明を参照願います。	2007/11/27
CPU	メインクロック発振安定待ち	システムと発振子とのマッチングデータを取得し、必要な発振安定待ち時間を把握していますか？	Yes / No	ご使用される発振子メーカーに発振評価依頼をして下さい。	2007/11/27
CPU	スタンバイモード遷移	スタンバイモード遷移時の注意事項についてご存知ですか？	Yes / No	スタンバイモードを使用する場合のみ対象。	2007/11/27

本デザインレビューシートは、MB90340E シリーズでのシステム開発において、問題を未然に防ぐ事を目的として準備させていただいております。より潤滑にご利用いただく上で、最低限必要と思われるチェック項目をリストしたものです。是非、ご利用ください。また、チェック実績として、ご利用頂いた本書を大切に保管する事をお勧めいたします。

項目	チェック内容	チェック理由	チェック結果	備考	更新日
CPU	タイムベースタイム	メインモード→PLLモード、メインモード→サブモードへの状態遷移時には、タイムベースタイムの割り込みを禁止していますか？	Yes / No		2007/11/27
周辺	A/Dコンバータ	アナログ入力インピーダンスがデータシートに記載されているアナログ入力インピーダンス以下ですか？アナログ入力インピーダンスが高い場合、アナログ入力端子に0.1μF程度のコンデンサを付ける必要があります。	Yes / No	A/Dコンバータを使用する場合のみ対象	2007/11/27
周辺	A/Dコンバータ	AVRH AVCCの電圧レベルは十分に安定しているでしょうか？	Yes / No	A/Dコンバータを使用する場合のみ対象	2007/11/27
周辺	A/Dコンバータ	アナログサンプルホールド時間は、十分に確保していますか？	Yes / No	データシートの推奨アナログ入力インピーダンス以上でご使用になる場合のみ対象	2007/11/27
周辺	A/Dコンバータ	A/D変換終了とA/D起動が同時に行われることはありませんか？	Yes / No	A/Dの動作中にA/D起動を行っている場合のみ対象	2007/11/27
周辺	A/Dコンバータ	A/Dを使用する場合、アナログ入力許可レジスタ(ADER)の設定をアナログ入力モードにしていますか？	Yes / No	A/Dコンバータを使用する場合のみ対象	2007/11/27
周辺	A/Dコンバータ	A/D変換を連続で実行しデータ保護機能が動作している状態において、割り込みをクリアしていますか？	Yes / No	ADC Interrupt errorを参照願います。	2007/11/27
周辺	A/Dコンバータ	ADTG入力を有効にする場合は、ポート2方向レジスタ(DDR2:000012H)のビット5を"0" (初期値)に設定していますか？	Yes / No	A/Dトリガ入力(ADTG)を使用する場合のみ対象	2007/11/27
周辺	割り込み	例外割り込みの割り込みベクタ処理をしていますか？	Yes / No	未定義命令実行時には例外割り込みが発生しますので、特別な処理が必要な場合は、その処理にジャンプする様にして下さい。特別な処理が必要でない場合は、リセットベクタへのジャンプ設定を推奨します。	2007/11/27
周辺	割り込み	未使用割り込みベクタはの処理をしていますか？	Yes / No	特別な処理が必要な場合は、その処理にジャンプする様にして下さい。特別な処理が必要でない場合は、リセットベクタへのジャンプ設定を推奨します。	2007/11/27
周辺	I/Oポート	システムにおいて、重要なポート入出力においては、フェールセーフを目的に追い書き等の処理を行っていますか？	Yes / No		2007/11/27
周辺	I/Oポート	CMOS入出力ポートを出力として使用する場合は、PDRxレジスタを設定してからDDRxレジスタを設定していますか？	Yes / No		2007/11/27

本デザインレビューシートは、MB90340E シリーズでのシステム開発において、問題を未然に防ぐ事を目的として準備させていただいております。より潤滑にご利用いただく上で、最低限必要と思われるチェック項目をリストしたものです。是非、ご利用ください。また、チェック実績として、ご利用頂いた本書を大切に保管する事をお勧めいたします。

項目	チェック内容	チェック理由	チェック結果	備考	更新日	
周辺	I2C	I2Cバスを使用する場合、兼用ピンのP44,P45,P46,P47を入力として設定(DDR=0)されてご使用になられているでしょうか？	I2Cバスとの兼用ピン(SCL0/P45,SDA0/P44,SCL1/P47,SDA1/P46)の同一系列(P40~P43)に対してRMW系の命令を実行し、かつ、兼用ピンのP44,P45,P46,P47を出力として設定された場合には、RMW命令実行によりPDR44,45,46,47が変化することが考えられます。この状態でI2Cバスを禁止した場合、変化したPDR44,45,46,47の値がポート出力します。	Yes / No	I2Cを使用する場合のみ対象	2007/11/27
周辺	I2C	INTbitのクリアは、割り込みルーチン処理の終わりでこなっていますか？	INTbit=1の状態ではSCL端子=LOW出力、INTbitクリアでSCL端子を開放する仕様になっています。従いまして、INTbit=1(SCL端子=LOW)の状態ではI2Cデータ処理を行ない、次のデータ送受信が可能になった時にINTbitクリア(SCL端子を開放)する必要があります。	Yes / No	I2Cを使用する場合のみ対象	2007/11/27
周辺	I2C	マスタモード設定(MSSbitへの1書き込み)後、ALbitを確認していますか？	SCL端子またはSDA端子がLOW状態の時に、マスタモード設定(MSSbitへの1書き込み)を行なうと、スタートコンディション発生及びSCLクロック出力ができません。従いまして、マスタモード設定(MSSbitへの1書き込み)後は、3bitデータ転送時間(ウェイト後にALbitを確認して頂き、本状態を検出してください(ALbitが変化するには、MSSbit=1設定から3bitデータ転送時間がかかります)。	Yes / No	I2Cを使用する場合のみ対象	2007/11/27
周辺	I2C	マルチマスタモードでゼネラル・コール・アドレス送信をしていますか？	本品種ではゼネラル・コール・アドレス送信してアービトラージロストする使用方法を禁止していますので、マルチマスタモードではゼネラル・コール・アドレス送信しないことを推奨します。	Yes / No	I2Cを使用する場合のみ対象	2007/11/27
周辺	Flash	FLASHメモリ書き込み/消去(チップ消去、セクタ消去)中にFLASHメモリのリードが行えない事をご存知ですか？	FLASHメモリ書き込み/消去(チップ消去、セクタ消去)中にFLASHメモリ上の割り込みベクタリードすることはできません。従いまして、書き込み/消去実行中に割り込み処理を行なう事はできませんのでご注意ください。	Yes / No	FLASHのユーザー書き込みを行なう場合のみ対象	2007/11/27
周辺	Flash	FLASHメモリのユーザー書き込みに対応している場合、ハードウェア・シーケンス・フラグを用いてFLASH書き込み制御を行なっていますか？	FMCSレジスタでは書き込み/消去エラー判定など行なう事ができませんので、ハードウェア・シーケンス・フラグを用いて、FLASH書き込み/消去制御を行なう事を推奨します。	Yes / No	FLASHのユーザー書き込みを行なう場合のみ対象	2007/11/27
その他	全般	使用電圧範囲、使用温度範囲、使用動作周波数は、富士通の定める規格を満たしていますか？満たしていない場合は特殊保証の検討と取り交わしを行っていますか？	保証範囲外でご使用される場合、製品保証ができません。	Yes / No	データシート内の動作保証範囲を確認願います。	2007/11/27
その他	全般	特殊保証の検討を行った場合、通知書面に、“ご確認印(本回答で(問題なし、問題あり))”を明記の上、担当営業まで書面を返却していますか？	特殊保証をしている場合に、試験変更が必要な場合がありますので、必ずROMリリース前までに返却をお願いします。	Yes / No	試験対応に数ヶ月程の時間がかかる場合がありますので、ROMリリース直前のご返却では試験対応できない場合もあります。	2007/11/27
Noise対策及びその他	発振	量産チップで発振のマッチングデータを取得していますか？	Flash品とMask品では発振特性が異なる場合がありますので、量産品において発振マッチングデータを取得する事を推奨します。	Yes / No	ご使用される発振子メーカーに発振評価依頼をして下さい。	2007/11/27
Noise対策及びその他	Mode端子	MOD端子の処理は、命令実行中でも同一レベルが確保されていますか？	MOD端子レベル誤読しする恐れがあります。(MOD端子が処理が高インピーダンスの抵抗で処理されている場合など、ノイズによりMOD端子レベルが確保できなくなる可能性があります。)	Yes / No	外部ノイズがMOD端子に周り込み安い場合は、モード端子にコンデンサを接続する等の静電気対策を行われる事を推奨いたします。	2007/11/27
Noise対策及びその他	Mode端子	MOD端子の処理の配線が長かったり、隣接に大電流信号がないですか？	電源変動やノイズの影響でMOD端子レベル誤読しする恐れがあります。	Yes / No		2007/11/27
Noise対策及びその他	発振	水晶振動子を使用している場合、適正なダンピング抵抗が挿入されていますか？	水晶振動子を使用する場合は、励振電流を抑制するためにダンピング抵抗が必要です。	Yes / No	ご使用される発振子メーカーに発振評価依頼をして下さい。	2007/11/27
Noise対策及びその他	発振	発振回路部のダンピング抵抗値は不要輻射ノイズと発振振幅を意図して値を決定していますか？	発振が正常にされなかったり、発振のオーバershoot、アンダーシュートにより不要輻射ノイズが増加する可能性があります。	Yes / No	不要輻射ノイズ問題が発生した時は、まず発振波形を確認しつつ不要輻射ノイズ対策としてダンピング抵抗の挿入検討が必要です。	2007/11/27

本デザインレビューシートは、MB90340E シリーズでのシステム開発において、問題を未然に防ぐ事を目的として準備させていただいております。より潤滑にご利用いただく上で、最低限必要と思われるチェック項目をリストしたものです。是非、ご活用ください。また、チェック実績として、ご利用頂いた本書を大切に保管する事をお勧めいたします。

項目	チェック内容	チェック理由	チェック結果	備考	更新日	
Noize対策及びその他	発振	発振子は、出来るだけチップの近くに配置していますか?	外来ノイズによるCPU暴走の恐れが考えられます。	Yes / No	発振子は、必ずチップ近くに配置する事を推奨します。	2007/11/27
Noize対策及びその他	Vcc,GND	Vcc,GNDは出来るだけ強くなるように考慮されていますか?	不要輻射ノイズの問題及び、外来ノイズによるCPU暴走の恐れが考えられます。	Yes / No	不要輻射ノイズ及び、外来ノイズ問題事前回避を考えると、電源,GNDを極力広く取る事を推奨します。(チップの下などは、GNDを置く事でGND強化が図れます。)	2007/11/27
周辺	未端子処理	使用していない端子は、2kΩ以上の抵抗を介してプルアップもしくはプルダウン処理していますか?もしくは、端子開放でイニシャルルーチン内でポート出力処理を行っていますか?	未使用端子が抵抗を返さず端子処理された場合、CPU暴走によりポートレベルが処理レベルと反対のレベル出力した場合にラッチアップ等の問題が発生する可能性があります。	Yes / No		2007/11/27
Noize対策及びその他	コンデンサ	ノイズ対策用のコンデンサは、チップの近くに最適値のコンデンサが接続されていますか?	ノイズ対策に付けたコンデンサーがリードのリアクタンス成分で効かない場合があります。(ノイズ成分を考慮した対策が必要です。)	Yes / No		2007/11/27
Noize対策及びその他	C端子	Vccに接続される平滑コンデンサは、C端子に接続する平滑コンデンサより大きいですか?	Vcc端子の平滑コンデンサが小さいと内部レギュレータが不安定になる恐れがあります。	Yes / No		2007/11/27
Noize対策及びその他	ソフト	C言語で開発されている場合、一番最初にStart.asmがリンクされる設定になっているでしょうか?	SoftuneのStart.asmでは、RAMクリアするアドレスの先頭など、自動で生成します。そのため、Start.asmを使用する場合は、リンク順を先頭で設定されていないと、アドレス情報が狂いますので、注意が必要です。	Yes / No	SoftuneのStart.asmを使用する時のみ対象	2007/11/27
Noize対策及びその他	ESD,ラッチアップ,ノイズ	量産チップでESD,ラッチアップ,ノイズ評価を行っていますか?	Flash品とMask品ではESD,ラッチアップ,ノイズの実力が異なりますので、量産品においてESD,ラッチアップの評価を行う事を推奨します。	Yes / No	MASK,FLASH間の実力特性データについては、特例として当社測定結果を提出する事は可能ですので、ご要望願います。	2007/11/27
Noize対策及びその他	Lの入れ方	電源にリアクタンスを直接接続していませんか?	リアクタンス成分によって、内部レギュレータの特性が得られなくなる場合があります。	Yes / No	チップの電源に直接Lを入れる場合は、チップ電源とLの間にCを挿入する必要があります。	2007/11/27
Noize対策及びその他	メモリマップ	ツール評価時にメモリマップでFlash,MaskチップのROM,RAM容量に合わせて、未使用領域はガードブレークを有効にして動作確認をしていますか?	評価用のEVAチップとFlash,Maskチップの内蔵メモリ容量が異なります。そのため、ツールでは正常に動作確認が出来ても、実チップでは、動作しない可能性があります。	Yes / No		2007/11/27
Noize対策及びその他	ビット操作命令	各リソースのレジスタでリードモディファイ命令を禁止しているものがありますが、対象レジスタにRMW命令を使用していませんか?(ライトオンリーのビットを含むレジスタに対しリードモディファイ系命令(SETBなどの命令)を使用するとライトオンリービットのリード値が不定のため、問題になる可能性があります。なお、マニュアル上でリードモディファイ系命令を使用しても問題ないと記載されているレジスタについては問題ありません。)	命令実行が正常にされず、意図しないデータが書き込まれる可能性があります。(ライトオンリーのビットを含むレジスタに対しリードモディファイ系命令(SETBなどの命令)を使用するとライトオンリービットのリード値が不定のため、問題になる可能性があります。なお、マニュアル上でリードモディファイ系命令を使用しても問題ないと記載されているレジスタについては問題ありません。)	Yes / No	リードモディファイ系命令は、命令一覧表のRMWIに*がある命令を示します。Cソースでの開発の場合は、ライトオンリーのビットを含むレジスタに対してヘッダファイルでビット単位で適宜されている事がないか確認願います。	2007/11/27
Noize対策及びその他	スタック使用量	スタックの最大使用量をチェックしていますか?	スタックの使用量の見積もりを間違えるとRAM破壊の可能性がります。	Yes / No	SoftuneのCアナライザなどを使用してスタックの最大使用量をチェックされる事を推奨します。(なお、Cアナライザでは、動的なスタックはチェックできませんので、多重割り込み発生時など考慮して確認する必要があります。)	2007/11/27
Noize対策及びその他	ツールの動作モード	最終ツール評価時に動作モードをネイティブモードに設定して動作確認を行っていますか?	ツールの動作モードでネイティブモードとデバックモードがあります。デバックモードでは、実動作速度と異なるため、最終ツール評価時には、ネイティブモードに設定して評価する事を推奨します。	Yes / No		2007/11/27