

## QFPによる低コスト実装技術

端子数の増加や低熱抵抗化など高機能化を実現し、かつ低コスト実装に対応する半導体パッケージとして、バスバー技術とTEQFP技術を組み合わせたパッケージの開発が注目されています。

\*QFP: Quad Flat Package

### はじめに

近年、電化製品の多機能化や高機能化が進むにつれて半導体のI/O数が増え、搭載するパッケージの端子数も増加し、BGA (Ball Grid Array) タイプなどエリアアレイ型パッケージの要求が増えていきます。また高機能化に伴い半導体の消費電力も高くなっており、放熱機構を備えた低熱抵抗化の要求も強くなっています。これらの高付加価値要求に相反し、成長の著しいアジア市場向け製品が増加するにつれて、半導体の低コスト化要求と低コスト実装技術への対応も求められており、高機能化を実現し、かつ低コスト実装技術への対応を満足させる半導体パッケージと実装技術が必要となっています。

これらの要求を満たすパッケージとして、従来の低コスト実装に対応できるQFPに、多ピンへの対応機能を盛り込んだバスバータイプのQFP、低熱抵抗対応には放熱経路を確保したTEQFP (Termally Enhanced Quad Flat Package)、これら2つの技術を組み合わせたバスバータイプTEQFPのパッケージ開発が注目されています。

### 基本構造と特長

これまでのQFPパッケージは、半導体側パッド1個に対しパッケージ側端子1本で受ける構造が基本でした。半導体のI/O数が増加する分、パッケージ側端子数も増加する必要があるため、QFPパッケージの多ピン化対応は困難とされていました。また、低熱

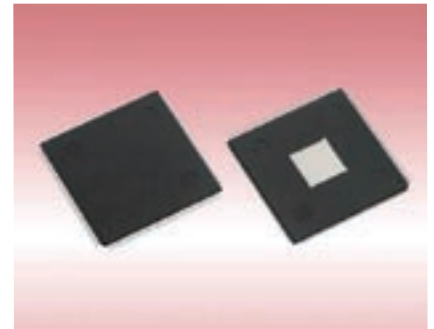
抵抗化に対しては放熱板をパッケージ内に付設する必要があり、低コスト化の大きな障壁となっていました。これら2つの課題を解決するパッケージとして、当社ではバスバー技術とTEQFP技術を開発しました。

### バスバー技術

バスバー技術とは、半導体側の複数の同電位パッドをバスバーと呼ばれるリード端子に引き出す技術です。

図1にバスバー技術による電源・GND集約を示します。図に示すように半導体側の複数本の電源パッドをバスバーに引き出し、また複数本のGNDパッドを半導体の搭載ステージに引き出すことで、半導体側の電源パッド・GNDパッドの位置に関係なく、数十本の電源・GND端子を数本レベルのパッケージ端子に引き出すことができるため、パッケージ端子の集約に大きな効果を発揮します。バスバー技術を使うことによ

写真1 TEQFP外観

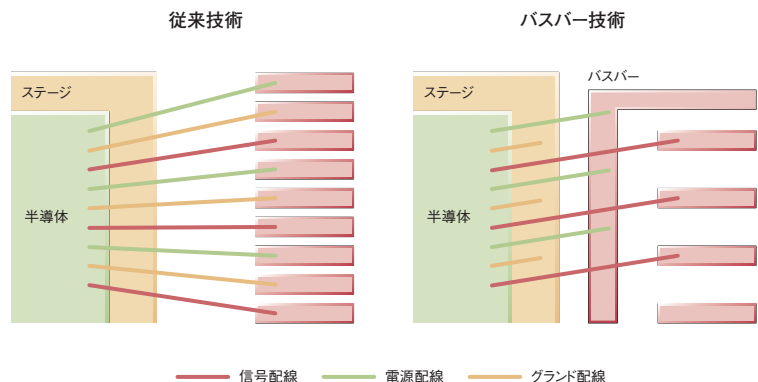


り、高機能化に伴う電源、GND本数強化によるI/O数の増加に、QFPパッケージで対応することを現実的なものとしています。

### TEQFP技術

TEQFPは、多ピン用半導体パッケージとして最も多く用いられているLQFP (Low profile Quad Flat Package) の半導体搭載ステージを、そのままパッケージ外部まで

図1 バスバー技術による電源・GND集約



露出させた構造です。パッケージ外部に露出したステージをマザーボードに実装することでマザーボード側への放熱機能を強化し、低熱抵抗化を現実的なものにしていきます。

図2にTEQFPの構造を示します。

バスバー技術とTEQFP技術は、従来から量産しているQFPパッケージと同じ組立工程であり、使用設備・材料とも同等のものが使用できるため、パッケージコストは従来のQFPパッケージと同等に抑えることができます。これまでBGAタイプを選択していた製品を、バスバー技術を用いたQFPパッケージに替えることで安価にできます。またパッケージ内に放熱板を付設していたQFPパッケージは、TEQFP技術を用いることで従来より安価にできます。

## 適用事例

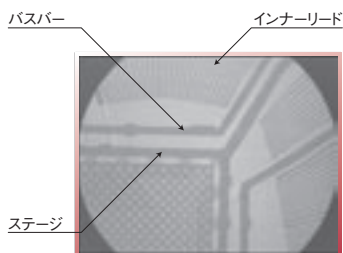
### バスバー技術の適用

セットトップボックス向けの半導体にバスバー技術を適用した例を紹介します。

図3にバスバー技術の適用例を示します。

本製品は約360本のI/O数を有しており、これまではBGAでしか対応できませんでした。しかし今回、バスバー技術を取り入れることでLQFP256への搭載を実現できました。具体的には、電源パッド数60本をバスバーに集約し、パッケージ側端子数は8本で引き出しました。同様にGNDパッド

図3 バスバー技術の適用例



数60本をステージに集約し、ステージからパッケージ側端子8本へ引き出すことでLQFP256に搭載した例です。

また、本製品はHDMIなどの高速IPを搭載しており、LQFPにおいてもHDMIなどの高速IPが動作することを確認しています。

### TEQFP技術の適用

TEQFPの試作結果として、TEQFP技術の熱抵抗、信頼性について紹介します。

図4にTEQFPの熱抵抗を示します。パッケージのボディサイズ20mm□~28mm□

についてTEQFP、LQFPおよびBGAの熱抵抗を比較しました。TEQFPはステージ露出部分をマザーボードに実装することにより、LQFPと比べて熱抵抗を約40%下げることが確認されています。また同サイズのBGAと比較してもTEQFPの方が良好であることも確認しています。

表1にTEQFPの信頼性データを示します。TEQFP176とTEQFP208のはんだ耐熱性および信頼性結果です。LQFPと同等の結果が得られることを確認しています。

図2 TEQFPの構造

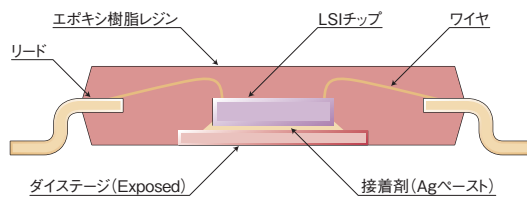
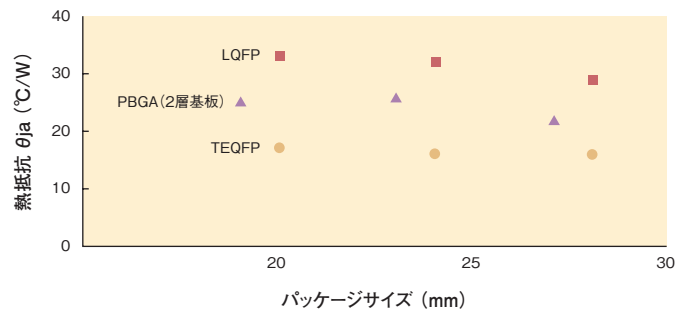


図4 TEQFPの熱抵抗



実装基板: 84mm×117mm×1.6mm厚 4層基板 (TH viaあり)  
測定条件: 消費電力: 1W. 風速: 0m

表1 TEQFPの信頼性データ

試験項目	はんだ耐熱性 n=30	温度サイクル n=30	高温高湿放置 n=30	高温放置 n=12
	30°C / 70% - 168h +260°C×3回	-65°C~150°C (前処理あり※1)	121°C / 100% (前処理あり※1)	175°C (前処理あり※1)
試験結果	JEDEC L3 Pass	1kcy Pass	504h Pass	1kh Pass
	JEDEC L3 Pass	1kcy Pass	504h Pass	1kh Pass

※1: 前処理条件: 30°C / 70% - 168h + 260°C × 3回  
TEQFP176: 24mm□ 0.5mmピッチ  
TEQFP208: 28mm□ 0.5mmピッチ

TEQFPはLQFPと同様にBGAタイプと比べてマザーボード実装も容易であり、かつLQFPと同等の信頼性も持つことから、車載など高信頼性が要求される分野にも適したものととなります。

## 今後の取組み

バスバー技術、TEQFP技術の特長、適用事例を説明してきましたが、これらの技術をさらに拡張させるために、当社では次に示す技術の開発を行っています。

図5に技術開発ロードマップを示します。

### ファインピッチワイヤボンディング技術開発

当社では現在パッドピッチ50μmの量産が主流です。今後、より多ピン化に対応し多機能IPを搭載するためには、半導体の

ファインピッチパッドに対応したワイヤボンディング技術が不可欠であり、さらなるファインピッチワイヤボンディング技術に取り組んでいます。

### ファインピッチロングワイヤ開発

多ピン化、ファインピッチ化、ワイヤの細線化が進むに連れて、リードフレームの先端（インナーリード）の狭ピッチ化開発を進めるとともに、ロングワイヤ対応技術の進展も必要となります。当社ではモールド樹脂の改良を行うことで、ロングワイヤ対応に取り組んでいます。

### バスバーデザインの多様化

電源・GNDの端子集約に効果のあるバスバー技術については、その形状と配置の工夫により、1辺から数種類の電源を集約することが可能です。さまざまなIPの混載に対

応できるよう、多様なデザインルールの構築を行っています。

### 電気シミュレーションによる高速IP搭載検証

高速IPをQFPパッケージに搭載するうえで電気特性の検証は必要不可欠です。当社では高速IPをより安価なパッケージに搭載できるよう、チップ設計・組立・特性シミュレーションの三位一体となった検証、改善活動に取り組んでいます。

本稿では、QFPタイプのパッケージの高機能化技術のひとつとしてバスバー技術、TEQFP技術をご紹介します。

当社では今後ますます高機能化が進む市場ニーズに対し、先端技術開発を強化することで、低価格かつ高機能を搭載した製品の提供を続けていきます。

図5 技術開発ロードマップ

項目		2009年度	2010年度	2011年度	2012年度
ファインピッチ技術	パッドピッチ	50μm	45μm	40μm	
	インナーリードピッチ	130μm以上			110μm以上
	ワイヤー長	~3.5mm		~5.0mm	
協調設計	バスバーデザイン	単一電源の集約		複数電源の集約	
	高速IP	シグナルインテグリティ検証, パワーインテグリティ検証			