

MPEG-2とH.264双方に対応する フルHDマルチスタンダードデコーダLSI MB86H60

MPEG-2方式とH.264方式の双方の映像圧縮方式に対応したデコード処理を行う、フルHD (1920ドット×1080ライン) マルチスタンダードデコーダLSIです。

概要

本製品は、欧州向けテレビ、セットトップボックス、ポータブル受信機を対象としたシステムLSIです。欧州で採用されているデジタル放送規格であるDVB規格に準拠し、MPEG-2とH.264双方のフルHDデコード処理が可能だけでなく、HD放送受信に必要な機能を1チップ化しています。セットベンダのお客様は、本製品に16ビット幅の2つのメモリを接続するだけでそれらの機能を利用できるため、システム構成時のトータルコストが抑えられます。

特長

表1に主な仕様を、図1にブロック図を示します。

フルHD対応MPEG-2とH.264デコーダ搭載で欧州の現行および次世代放送に対応

フルHDのMPEG-2方式およびH.264方式

の双方に対応するデコーダの搭載で、欧州での現行のMPEG-2方式によるSD放送と、次世代のH.264方式によるHD放送に対応します。

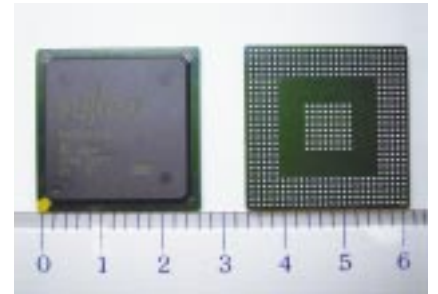
HD放送受信に必要な機能を1チップに集積

メインCPUにハイパフォーマンスなARM1176JZF-S™を採用し、テレビやセットトップボックスで必要とされるシステム制御や、テレテキスト、字幕、JPEGデコードなどさまざまなアプリケーションに対応します。音声、グラフィックス処理といった、HD放送受信に必要な機能が1チップに集積しているため、システム構成が容易になります。

16ビットDDR2-SDRAM2個との接続ですべての機能を利用可能

外付けワークメモリとして16ビット幅のDDR2-SDRAM667を2個接続するだけで、CPUによるシステム制御やデジタル映像のデコード処理など、本製品の機能すべてを利用することができます。これにより、システム構成時のトータルコストを抑えることが可能です。

写真1 外観



4本のTS伝送ポートの搭載で各種機器との連携が可能

TS伝送ポートが4本あることで、テレビ放送などの映像をHDDに記録するパーソナルビデオレコーダへの接続や、欧州での一部のデジタル放送の視聴に必要な限定放送受信カードへの対応、そのほか外部機能との幅広い連携が可能です。

開発環境

本製品の評価およびソフトウェア開発のために、評価ボードMB86H60-DK (写真2)を用意しています。MB86H60評価ボードは、MPEG-2映像およびH.264映像をデコードするLSI「MB86H60」を評価するための開発キットです。

ハードウェア (MB86H60-DK)

- ・ TS入力
- ・ 映像出力
 - ・ HD Video
 - コンポーネント出力 (YPbPr) :
 - RCAコネクタ
 - デジタル出力 : HDMI

写真2 MB86H60評価ボード

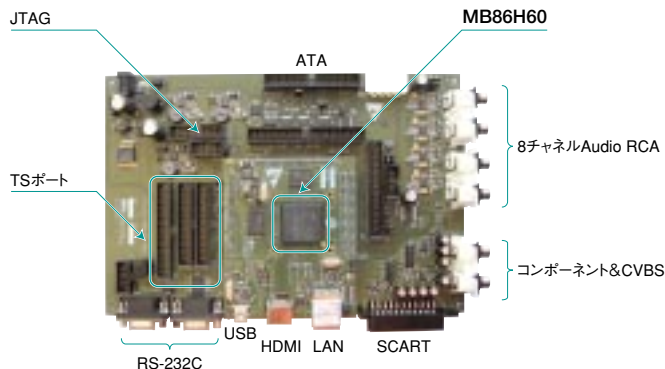


表1 主な仕様

内蔵CPU	ARM 1176JZF-S CPU (324MHz)	
ビデオ	プロファイル	H.264/ハイプロファイル/Level4.0デコーダ MPEG-2 Videoメインプロファイル/High Levelデコーダ
	ビデオエンコーダ	PAL/NTSC/SECAMフォーマット対応, 7チャンネル Video DAC内蔵, テレテキスト/WSS/PDC/CC/VBID対応
	インタフェース	ITU-R BT.656入出力, デジタルRGB888出力, YPbPbアナログHD出力
オーディオ	種別	MPEG-1/2 Layer I/II/III, MPEG-2/4 AAC LC など
	チャンネル数	5.1チャンネル
	インタフェース	L/Rシリアル, S/P-DIF
TS処理	フォーマット	MPEG-2 TS準拠
	インタフェース	出力1系統, 入力3系統, DVBデスクランブラ内蔵
	暗号処理	3DES暗号化/復号化
DDR2メモリインタフェース	2系統×16ビット幅 DDR2-SDRAM667 256Mビット~1Gビット容量SDRAMサポート	
フラッシュメモリインタフェース	Serial Flash, NOR Flash, NAND Flash対応	
ディスプレイ	5プレーン: BG (Back Ground), Video, Cursor, OSD×2	
USB	USB 2.0 High Speed OTG Controller	
イーサネット	イーサネット 10/100 Base-T Mac	
ATA	Multiword DMA ATA Interface (16Mビット)	
HDMI	HDMI 1.2 Link and PHY with HDCP 1.1	
UPI	NAND/NOR Flash, Common Interface	
ペリフェラル	UART×2, Smart Card×2, I ² C×2, GPIO, PWM, IR Rx/Tx, SPI出力	
入力クロック周波数	27MHz	
動作周波数	内部: 324MHz DDR2メモリインタフェース: 324MHz	
消費電力	1.2W (標準)	
パッケージ	PBGA 484ピン 27mm ² (1.0mmピッチ)	
製造テクノロジー	90nm	
電源	Core: 1.2V, I/O: 3.3V (一部5Vトレラント), DDR2メモリインタフェース: 1.8V	

- ・ SD Video
RGB + CVBS : SCART コネクタ
- ・ 音声出力:
8チャンネルAudio : RCA コネクタ
S/P-DIF : RCA/Optical
- ・ 2×512Mビット DDR2 SDRAM
- ・ ATAインタフェース
- ・ Commonインタフェース (PC Card)
- ・ USB/OTG コネクタ
- ・ IRレシーバトランスミッタ (リモコン)
- ・ 2×DB9/RS-232C端子
- ・ 電源: +12Vを使用

ソフトウェア


- ・ Fujitsu RTOS (FAMOS)
- ・ Device Driver (Fujitsu API)
- ・ Download and Flasher tools (USBアダプタ使用)
- ・ サンプルアプリケーション

開発ツール

- ・ ARM[®]社製開発ツール
 - ・ RealView™ Development Suite
 - ・ RealView™ ICE
- ・ GNU開発ツール (計画中)

今後の展開

当社はMPEG-2およびH.264対応の高性能・高機能なデコーダLSIを開発しています。今後は、性能と機能の強化を行い、さらに広範囲なアプリケーションへの対応を図ってまいります。

*ARM, ARM1176JZF-S, RealViewは, ARM Limitedの商標または登録商標です。 

Supply of this product or technology which implements in whole or in part MPEG-2 AAC technology does not include licenses to patents that are the subject of the Via Licensing MPEG-2 AAC Implementation Patent License Agreement. By way of example only, your purchase of this product conveys no right under those patents to sell or use this product or technology either alone or in connection with another product. An independent license for such rights is required.

図1 ブロック図

