

## UMPC用 LPIA対応 6チャンネル同期整流降圧DC/DCコンバータIC MB39C308

UMPCなど超小型モバイル機器用に電源供給をする6チャンネルDC/DCコンバータICです。本製品は、インテル社がUMPC向けに低消費電力プラットフォームとして提案する、Low Power Intel Architecture (LPIA) の次期バージョンに対応した業界初のワンチップ電源ICです。1チップでプロセッサ以外のチップセット、メモリ、外部システム(無線LANなどの各種アプリケーション)に電力供給でき、電源システムの小型化と長時間バッテリー駆動に貢献できます。

\*UMPC: Ultra Mobile PC

### 概要

UMPCは、超小型でありながら通常のPCと同じOSが使用できるモバイルPCとして、2006年に発売が開始されました。UMPCの市場規模は、今後ワールドワイドで拡大する見込みです。

UMPCでは、プロセッサやチップセット、メモリなどに異なった電圧の供給が必要ですが、トータルでバッテリー駆動時間を延ばすためには、プロセッサの低消費電力化とともに、電源LSIの高効率化が求められます。このため、リチウムイオン電池から高効率に大電流の電力供給が可能な制御回路を含み、電源システム全体を小型にする電源ICが必要となります。

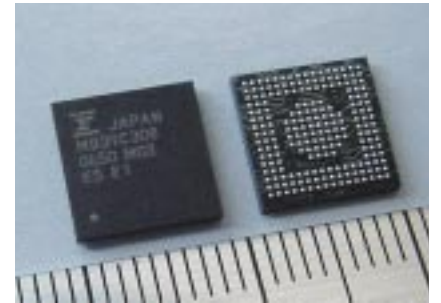
本製品は、これらのニーズに基づいて開発

した6チャンネル同期整流降圧DC/DCコンバータICです。高効率化と電流モード方式採用により、従来の電圧モード方式に比べて高速度な負荷応答特性を実現しています。

図1に変換効率特性、図2に負荷応答特性を示します。

CH1、CH2は外付けFETを使用することにより、システムアプリケーションに応じて効率の最適化に柔軟に対応できます。また、CH3～CH6は大電流対応スイッチングFETを内蔵していますので、外付け部品を含めたトータル面積の削減に貢献します。周辺部品を含めた電源システムの実装面積としては、世界最小レベルの565mm<sup>2</sup>を実現しています。(図8を参照)

写真1 外観



### 特長

- ・インテル社LPIA準拠
- ・電流モード方式: Nch/Nch同期整流
- ・入力電源電圧範囲: 5.5V~12.6V
- ・トータル効率: 最大93%
- ・動作周波数:

図1 変換効率特性

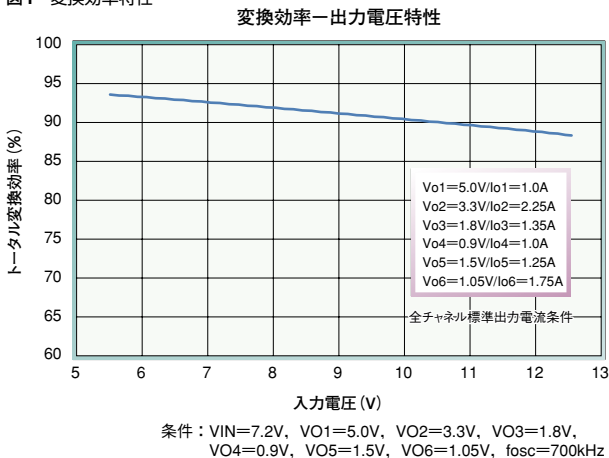
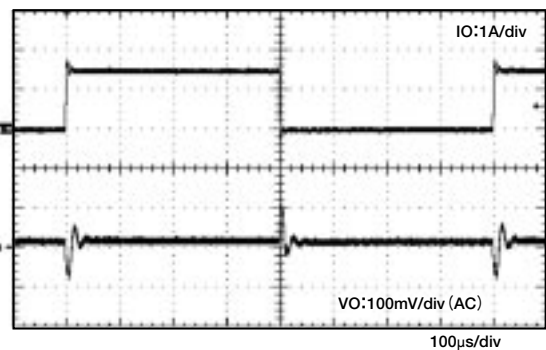


図2 負荷応答特性 (CH4)



条件: VIN=7.2V, VO4=0.9V, fosc=700kHz  
Io4=0⇔1.5A

0.7MHz (CH1/CH2/CH3/CH5/CH6)

0.7MHz/0.35MHz (CH4)

・プリセット出力電圧

システム：CH1 (5.0V)

CH2 (3.3V)

メモリ：CH3 (1.8V/1.5V)

CH4 (0.9V/0.75V)

チップセット：CH5 (1.5V)

CH6 (1.05V/1.10V)

・外付けFETの駆動回路内蔵 (2チャンネル)

スイッチングFET内蔵 (4チャンネル)

・POWERGOOD機能内蔵

・負荷依存のないソフトスタート/ソフトストップ機能内蔵

・充実した保護機能

過電流保護、低電圧時誤動作防止、入出力

過電圧保護、出力短絡保護、過熱保護

・コンパクトなパッケージ：

PFBGA-208ピン (9mm×9mm×1.3mm)

・鉛フリー対応/RoHS指令に準拠

## 機能説明

### メイン制御方式

Nch/Nch同期整流メイン側FETセンス型電流モード方式を採用しています。カレントモードでは、コイル電流 (IL) と出力電圧 (VO) を検出し、オンデューティの制御を行います。

### POWERGOOD機能

本製品はPOWERGOOD機能を搭載しています。各チャンネルのDC/DCコンバータ出力電圧がプリセット電圧の±7%以内になったことを検出すると、設定値に達したと判定してPG端子出力 (PG1～PG6端子) に“H”を出力し、プリセット電圧の±10%を超えるとPG端子出力 (PG1～PG6端子) に“L”を出力します。

また、CH3からCH6の出力電圧が設定値に達すると (PG3～PG6端子出力がすべて“H”) ALLPG端子に“H”を出力します。

なお、ALLPG出力およびPG1～PG6出力はオープンドレイン出力形式です。本機能により、各チャンネル出力電圧の状態を容易に

図3 POWERGOOD機能タイミングチャート

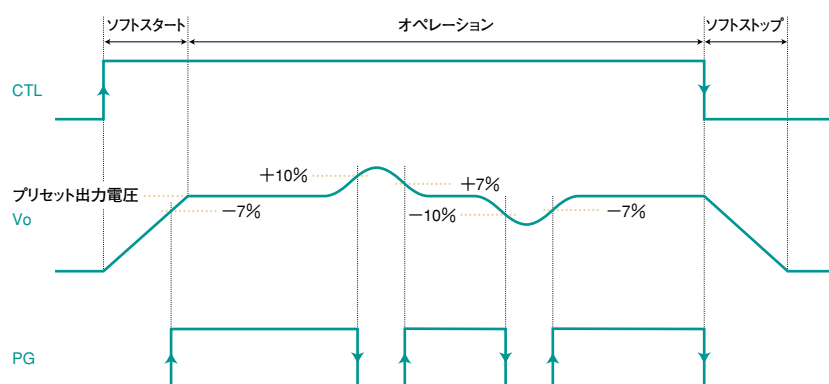


表1 ソフトスタート/ソフトストップ時間設定

SS1ピン	SS2ピン	ソフトスタート時間 (tsオン) 標準*	ソフトストップ時間 (tsオフ) 標準*	単位
AGND端子接続	AGND端子接続	1.4	1.4	msec
	VREF端子接続	2.2	2.2	
	VB端子接続	2.9	2.9	
VREF端子接続	AGND端子接続	3.5	3.5	
	VREF端子接続	4.1	4.1	
	VB端子接続	5.1	5.1	
VB端子接続	AGND端子接続	5.9	5.9	
	VREF端子接続	7.3	7.3	
	VB端子接続	8.2	8.2	

\*設定時間精度:±15% (標準)

検出することができます。

図3にPOWERGOOD機能のタイミングチャートを示します。

### 負荷依存のないソフトスタート/ソフトストップ機能

ソフトスタート機能により突入電流の防止、出力電圧のオーバーシュートを防止します。また、負荷に依存しない起動が可能です。SS1/2端子の接続先 (AGND, VREF, VB端子) により、出力電圧の起動時間を選択できます。CTLオフ時には、ソフトストップ機能により負荷に依存せず出力を停止させることが可能です。

表1に本製品のソフトスタート/ソフトストップ時間設定について、また図4・図5にソフトスタート/ソフトストップ機能例を示します。

### 過電流保護回路 (OCP機能)

各チャンネルのPVDD端子 (PVDD1～PVDD6) の入力電流が設定値を超えた場合、

過電流状態と判定し、当該チャンネルのメイン側FET (Hi-Side FET) をオフして入力電流を制限させる制御を行います。本機能により異常な過電流状態を制限します。

### 低電圧誤動作防止回路 (UVLO機能)

AVDDが5V以下に低下すると、低電圧誤動作防止回路によりすべてのチャンネルのスイッチングFETをオフし出力を停止します。AVDDが5.1V以上になるとUVLO動作を解除します。本機能により低電圧時の誤動作を防止します。

### 出力過電圧保護回路 (OVP機能)

各チャンネルの出力電圧がそれぞれ設定電圧の120%を超えた場合、出力過電圧状態と判定して当該チャンネルのスイッチングFETをオフします。出力電圧が設定電圧の103%以下まで低下するとOVPを解除します。本機能により後段デバイスを過電圧印加状態から保護します。

## 入力過電圧保護回路 (IVP 機能)

AVDD 端子の入力電圧が13Vを超えた場合、入力過電圧状態と判定して全チャンネルのFETをオフし、出力電圧を停止させる制御を行います。入力電圧が12.85V以下に低下するとIVPを解除します。

## 短絡保護回路 (SCP 機能)

負荷条件が負荷短絡などで急激に変化してDC/DCコンバータ出力電圧が低下した場合に、内部短絡保護用コンパレータ出力は“H”レベルとなりSCPカウントを開始します。SCPが1.5m秒検出されるとラッチがセットされ、すべてのFETをオフします。

## 過熱保護回路 (OTP 機能)

ジャンクション温度が150℃に達すると、全チャンネルのFETをオフさせ電圧出力を停止します。ジャンクション温度が125℃まで低下すると、OTPを解除してソフトスタート機能により電圧出力を開始します。本機能によりICの発熱時にICを保護します。

表2に保護機能 出力回路部 真理値表を示します。

## アプリケーション例 ブロック図

図6に本製品のブロック図を、図7にアプリケーション例を示します。

## 評価ボード

本製品には単体評価用ボードを用意しています。図8に評価用ボードを示します。

## 今後の展開

今後、UMPCおよびモバイル機器市場の拡大に合わせ、UMPC/モバイル機器向け電源ICのラインナップを拡大する予定です。

図4 ソフトスタート/ソフトストップ機能例 (各チャンネル同時起動/切断)

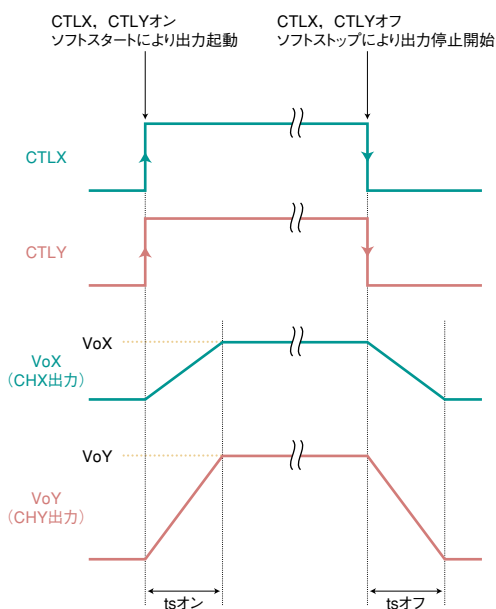


図5 ソフトスタート/ソフトストップ機能例 (各チャンネル個別起動/切断)

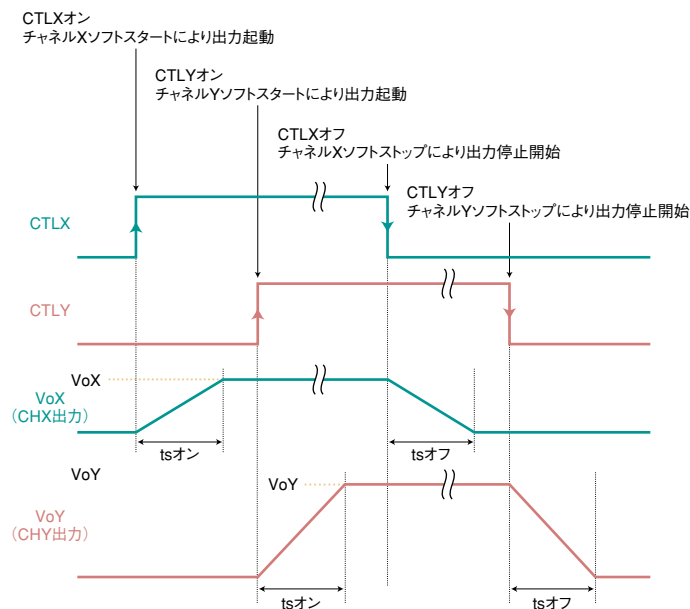


表2 保護機能 出力回路部 真理値表

Protection Function	CH1		CH2		CH3		CH4		CH5		CH6	
	OUT1H	OUT1L	OUT2H	OUT2L	Hi-side FET	Lo-side FET	Hi-side FET	Lo-side FET	Hi-side FET	Lo-side FET	Hi-side FET	Lo-side FET
OCP	L	H	L	H	OFF	ON	OFF	ON	OFF	ON	OFF	ON
UVLO	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
OVP	L	L	L	L	OFF	OFF	OFF	ON	OFF	OFF	OFF	OFF
IVP	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
SCP	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF
OTP	L	L	L	L	OFF	OFF	OFF	OFF	OFF	OFF	OFF	OFF

図6 ブロック図

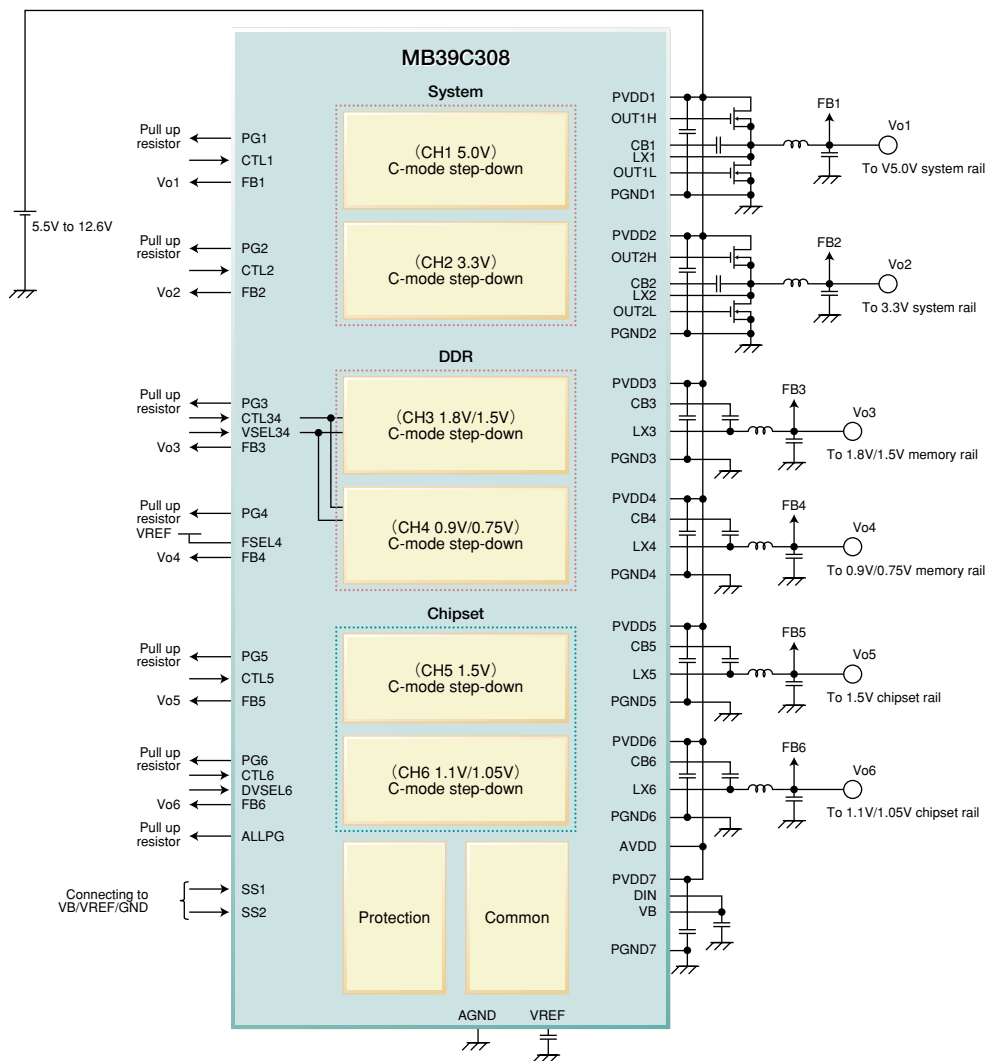


図7 アプリケーション例

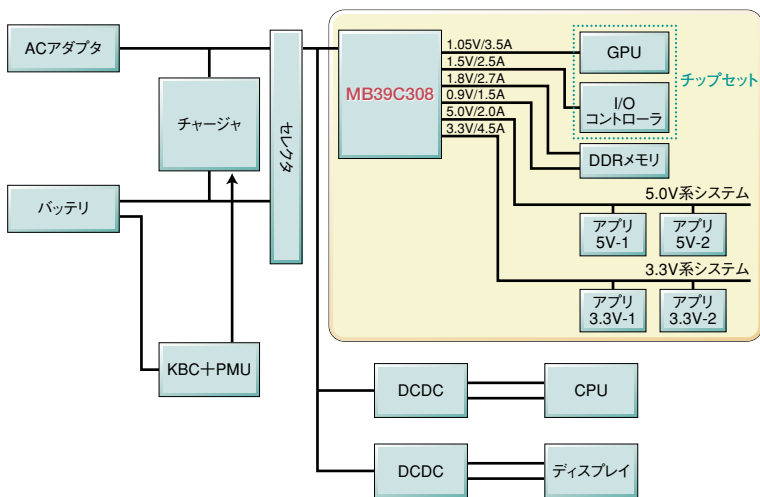
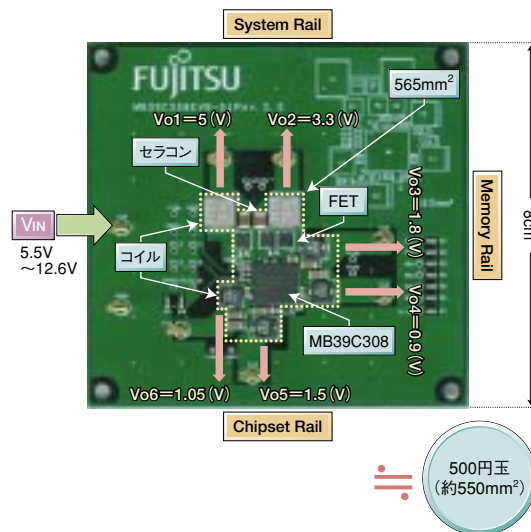


図8 評価ボード (8.0cm × 8.0cm)  
実装面積565mm<sup>2</sup>を実現した電源システム



お問い合わせ先

技術：電子デバイス事業本部 アナログ商品事業部 マーケティング部  
TEL (03)5322-3390 FAX (03)5322-3396  
営業：最寄りの富士通エレクトロニクス株式会社 (裏表紙をご参照ください)