

第3.5世代携帯電話対応パワーアンプ用電源IC

MB39C018

カレントモード方式の1チャンネル同期整流降圧DC/DCコンバータICです。スイッチングFET、発振器、誤差増幅器、PWM制御回路、基準電圧を搭載し、外部部品はコイルとデカップリングコンデンサのみで構成することができます。また、大電流(1A)に対応した入出力をバイパスするPch MOS FETを内蔵しているため、携帯電話のパワーアンプなどのポータブル携帯機器の内蔵電源に最適です。

概要

携帯電話は第3.5世代に入り、データ通信の高速高多重化に伴ってパワーアンプのハイパワー化、高速応答が要求されています。

本製品は、負荷電流800mAに対応しており(図1)、DC/DC⇔DC/DC出力電圧ステップ応答時間が20μs以下(図2)と、携帯電話第3.5世代に対応したDC/DCコンバータICといえます。カレントモードの採用により負荷急変時の応答性が電圧制御と比べて格段に良くなり、位相補償においても外付け抵抗やコンデンサを必要とせず、部品点数の削減とともにDC/DCコンバータの構成が容易にできます。さらに、カレントモードのためソフトスタートや短絡保護といった保護機能も必要ありません。出力電圧設定は、DACによる制御または内部基準電圧を利用

して抵抗分圧による設定も可能です。その他の機能としては、温度保護機能、UVLO機能を内蔵しています。

本製品は、携帯電話のパワーアンプ、RF PCカード、デジタルカメラなどのポータブル携帯機器の内蔵電源に最適です。

特長

- 高効率：96% (最大)
- 出力電流：DC/DC…800mA (最大)
バイパスFET…1A (最大)
- 入力電源電圧範囲：2.5V～5.5V
- 出力可変電圧範囲：0.7V～3.6V
- 動作周波数：2MHz (標準)
- フライバックダイオード不要
- 低ドロップアウト動作：
100%オンデューティ対応
- 高精度基準電圧源内蔵：
1.24V ± 1.5% (25℃)
- シャットダウンモード時消費電流：
1μA以下
- スwitching FET内蔵：
Pch MOS FET 0.3Ω (標準)
Nch MOS FET 0.2Ω (標準)

写真1 外観

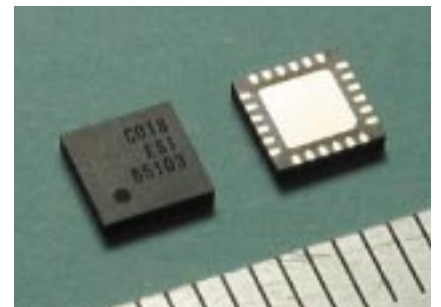


図1 負荷安定度

負荷電流とDC/DC出力電圧特性

VIN=3.2V, VOUT=2.7V

VOUT-IOUT[負荷安定度]

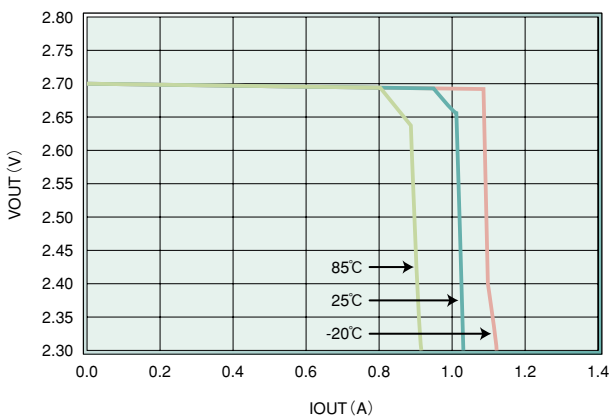
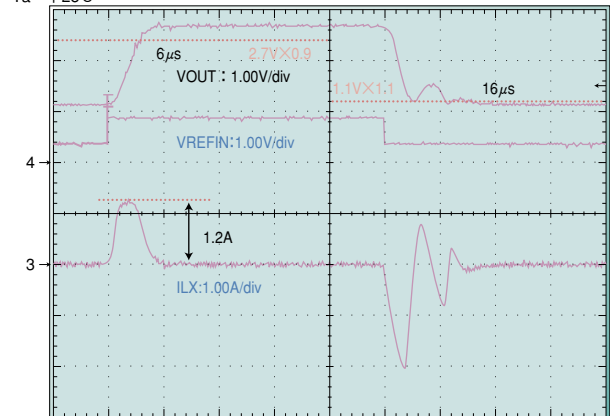


図2 DC/DC ステップ応答特性

DC/DC⇔DC/DC出力電圧をステップ変化させたときの応答時間特性

IOUT=0mA (無負荷) VIN=3.7V VOUT=1.1V↔2.7V

Ta=+25°C



- バイパスFET内蔵：
 - Pch MOS FET 0.08 Ω (標準)
- カレントモードのため入力・負荷過渡応答速度が速い
- 温度保護機能内蔵
- パッケージ：
 - QFN24 (4.0×4.0×0.85mm)
- 鉛フリー対応/RoHS指令に準拠

に達するとSW FETをNch, Pchともにオフします。過電流保護回路は専用回路を設けていませんが、電圧制御方式がカレントモード方式のため、電流のピーク値を随時監視・制御しています。

*その他の社名および製品名は各社の商標もしくは登録商標です。

回路構成

図3にアプリケーションを、図4にブロック図を示します。

本製品は次の6つの機能で構成しています。

PWM Logic Control回路

2MHzのスイッチング周波数で、内蔵のPch/Nch MOS FETを同期整流動作させるための制御を行います。

Iout Comparator回路

内蔵のPch MOS FETから外部インダクタへ流れる電流を検出し、そのピーク電流とErrAmpの出力を比較して、PWM Logic Controlに対して内蔵Pch MOS FETをオフするように働かせます。

ErrAmp位相補償回路

ErrAmpの位相補償回路を内蔵しており、本製品が最適に動作できるよう調整されています。

VREF回路

高精度な基準電圧をBGR (バンドギャップリファレンス) 回路で生成しています。出力電圧は1.24V (標準) です。

バイパスFET回路

DC/DC電源 (VIN) と出力 (Vo) をショートします。本製品では、VREFIN電圧が1.33V以上になるとDC/DC動作を停止し、バイパスFETをオンします。

保護回路

過熱保護回路は接合部温度が135℃ (標準)

図3 アプリケーション

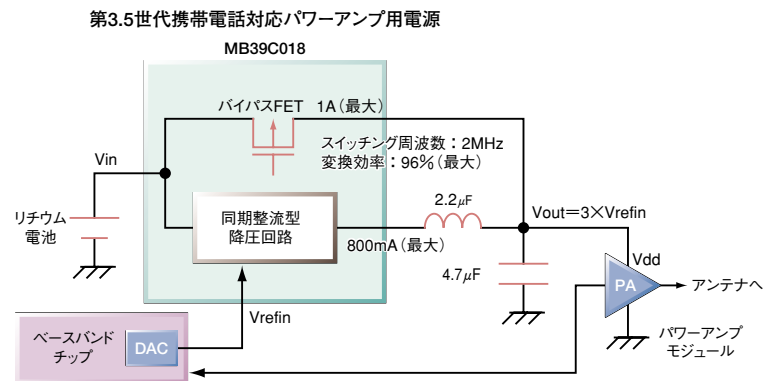
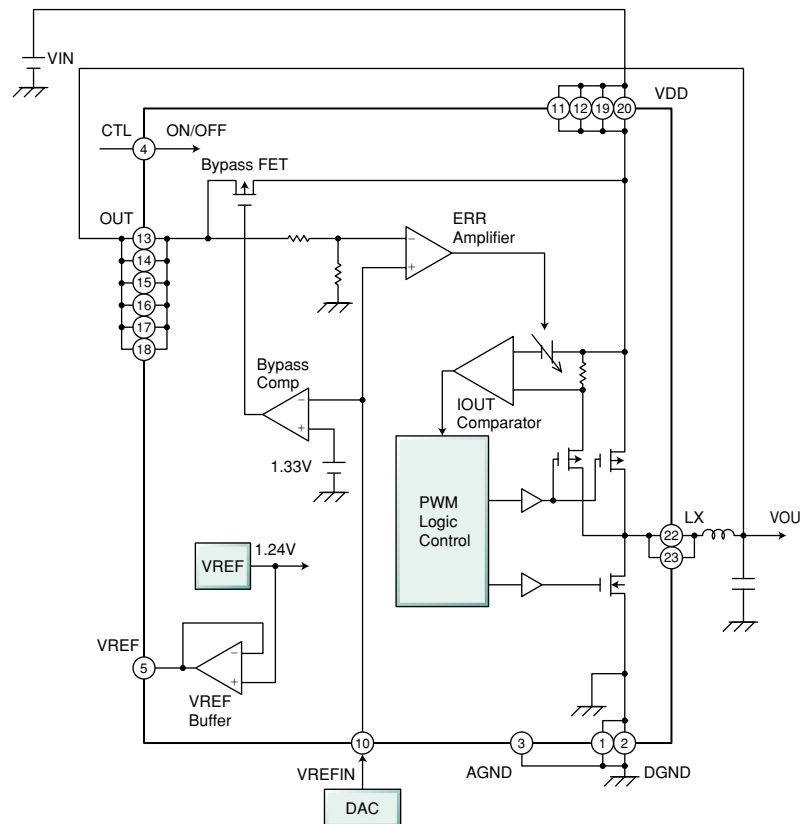


図4 ブロック図



※DACによりVREFIN端子に電圧を印加することで、次式のように出力電圧を設定できます。
 $V_o = 3 \times V_{REFIN}$

※VDD電圧が出力電圧設定値を下回ると、Pch-FETがオン固定動作となります。